

公告本

申請日期	90. 7. 27
案 號	90118389
類 別	110 1-2 21

A4
C4

508673

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	形成金屬閘之方法
	英 文	METHOD OF FORMING METAL GATE
二、發明人	姓 名	1.曹萬鎬 2.具滋欽 3.崔哲準 4.曹俊奎 5.許盛俊
	國 籍	1.2.3.4.5.韓國
三、申請人	住、居所	1.韓國漢城西大門區延禧 3 洞 51-32 伊林大樓 101 號 2.韓國京畿道城南市盆唐區九美洞建英公寓 1004 棟 1003 號 3.韓國京畿道高陽市德陽區幸信 1 洞賽英提歐城 301 棟 1304 號 4.韓國光州北區中興 2 洞 335-28 番地 5.韓國漢城松坡區新川洞市營公寓 99 棟 105 號
	姓 名 (名稱)	三星電子股份有限公司
三、申請人	國 籍	韓國
	住、居所 (事務所)	韓國京畿道水原市八達區梅灘洞 416 番地
三、申請人	代 表 人 姓 名	尹鍾龍

裝

訂

線

四、中文發明摘要（發明之名稱：

)

形成金屬閘之方法

提供一種形成金屬閘電極之方法，其中在選擇性氧化製程之後在包含氫之氣體之環境中執行退火製程。在該退火製程期間，由選擇性氧化製程所形成之金屬氧化物層藉由還原反應所移除或者包含氫原子在金屬氧化物層中以抑制細絲成核及表面遷移率。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要（發明之名稱：METHOD OF FORMING METAL GATE

)

A method of forming a metal gate electrode is provided, in which an annealing process is performed in a hydrogen-containing gas ambient after a selective oxidation process. During the annealing process, a metal oxide layer formed by the selective oxidation process is removed by a reduction reaction or hydrogen atoms are contained in the metal oxide layer to suppress whisker nucleation and surface mobility.

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ， ☐有 ☒無主張優先權
韓 2001.03.12. 2001-12600

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

本發明依賴在 2001 年 3 月 12 日申請之韓國專利申請書第 2001-12600 號之優先權，該內容之完整性在此併入作為參考。

發明之領域

本發明係關於一種製造半導體裝置之方法，且更特別係相關於一種形成金屬閘之方法。

發明背景

在半導體製造過程中，MOS 電晶體之閘電極藉由蝕刻形成在一半導體基材上之導電層至預先決定之厚度而形成。傳統上，使用多晶矽為閘電極材料。此係因為在高溫下多晶矽相對於閘氧化物層具有極佳之介面特性。當半導體裝置之積體化程度增加，傳統多晶矽閘電極不能滿足合適之操作速度和閘電極之面積電阻。所以，藉由堆疊高熔點金屬（例如，鎢）在多晶矽上形成金屬閘電極上最近已經被提出。不幸地，鎢容易氧化而導致會造成許多問題之不正常氧化。

參考圖 1A-1B 和圖 2A-2B，解釋形成金屬閘之傳統方法。現在參考圖 1，閘氧化層 12 形成在一半導體基材 10 上。多晶矽層 14、鎢層 16 和閘覆蓋層 18 依序地形成在閘氧化層 12 上。雖然未顯示在圖式中，預防多晶矽層 14 在鎢層 16 上反應之導電障礙層進一步形成在其之間。蝕刻堆疊層 14、16 和 18 以形成金屬閘電極圖案 20。傳統上，隨後執行氧化製程以消除蝕刻造成之傷害（參考號碼 22）且保護閘氧化層 12 之可靠性。在此時，薄氧化物層 120a 形

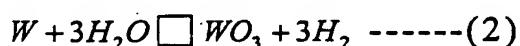
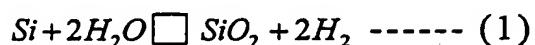
五、發明說明 (丿)

成在矽層 14 之邊牆上。因為鎢之氧化速度比矽要大許多，不正常氧化 (12b) 發生，如圖 1B 所顯示。在該情況下，在形成邊牆間隔物之隨後製程期間，間隔物不完全地形成在不正常氧化之一部份。此導致在隨後退火製程期間經由其之氧化或是在間隔物矽氮化物層之沉積期間，細絲之形成。

為了防止這樣不正常氧化在金屬閘電極，廣泛地使用選擇性氧化製程。該選擇性氧化通常意指在蝕刻閘之後，只有矽被氧化而金屬不氧化以達到保護閘氧化層之可靠性及消除蝕刻造成之傷害的目的。執行該選擇性氧化以控制氧和氮氣。因此，控制水和氫部分壓力以選擇性地將矽氧化。

在例如濕氫氧化之選擇性氧化中，控制下列化學反應以氧化僅發生在矽上。

[反應式]



適當控制水和氫部分壓力，第一反應之平衡偏向於右邊而第二平衡偏向於左邊。此使得防止矽氧化變得可能。

然而，非常難控制水和氫部分壓力以使氧化僅發生在矽上。因此，鎢必定被稍微氧化，如圖 2A 所顯示。因為在隨後半導體製造過程之許多退火步驟中之熱能量，鎢氧化物層 12c 導致細絲 24，如圖 2B 所顯示。細絲 24 導致相鄰閘電極間之電子短路。

五、發明說明 (3)

細絲 24 由鎢氧化物層 12c 之非晶矽相位表面所產生且成核導致細絲。因此，鎢氧化物層 12c 之表面遷移率增加且移向成核位置以被晶化。藉由重複該程序，產生細絲。

發明概要

本發明目的在解決前述問題。在選擇性氧化製程之後，消除鎢氧化層之蝕刻傷害以抑制成核和表面遷移率。結果，防止細絲產生以形成可靠之金屬閘電極。

在本發明之特點中，在蝕刻閘之後執行之選擇性氧化製程之後執行防止細絲之退火製程。退火製程抑制由選擇性氧化製程所形成之金屬氧化物層的表面遷移率且防止細絲成核。在該退火製程中，藉由氫原子所作之還原反應將部分地移除金屬氧化物層。

更特定地，在從包括氫、氮和其混合氣體之群組中選擇之包含氫氣體的環境中，執行退火製程。包含氫之氣體穿透金屬氧化物層，藉此消除一可提供成核空間之層缺陷。並且，包含氫之氣體停留在該空間中，藉此作為抑制層表面遷移之機械障礙。

在較佳之具體實施例中，加入氮氣或氬氣以達到增加退火製程的均勻性之目的。

圖式簡單說明

圖 1A-1B 係為半導體基材之剖面圖，用以解釋以一種根據先前技藝形成金屬閘之方法為基礎所產生之問題。

圖 2A-2B 係為半導體基材之剖面圖，用以解釋以另一種根據先前技藝形成金屬閘之方法為基礎所產生之問題。

五、發明說明(4)

圖 3A-3B 係為半導體基材之剖面圖，用以解釋一種根據本發明形成金屬閘之方法。

圖 4A 係為根據先前技藝在閘圖案形成之後之選擇氧化製程後之半導體基材的掃描式電子顯微鏡圖 (SEM)。

圖 4B 係為根據本發明在閘圖案形成之後的選擇性氧化製程後之半導體基材的 SEM。

圖 5A 係為在半導體基材退火之後顯示在圖 4A 之半導體基材的 SEM。

圖 5B 係為在半導體基材退火之後顯示在圖 4B 之半導體基材的 SEM。

元件符號說明

12	閘氧化層
14	多晶矽層
16	鎢層
18	閘覆蓋層
20	圖案
22	蝕刻傷害
12a	薄氧化物層
12b	不正常氧化
12c	鎢氧化層
24	細絲
120	閘絕緣層
140	多晶矽層

五、發明說明(5)

150	障礙金屬層
160	金屬層
180	閘覆蓋層
200	閘圖案
120b	薄金屬氧化層
120a	矽氧化物層

較佳實施例之詳細說明

一種新的且改良之形成金屬閘的方法因參考隨附圖式而描述的更完全。傳統製程步驟之描述(例如,元件隔離、井之形成和離子植入)將會在此省略掉。

現在參考圖 3A, 閘絕緣層 120 使用傳統方式例如熱氧化或是化學氣相沉積(CVD)形成在一半導體基材 100 上。多晶矽層 140、障礙金屬層 150、金屬層 160 和閘覆蓋層 180 依序地形成作為閘電極材料。障礙金屬層 150、金屬層 160 和閘覆蓋層 180 分別由例如, 鎢氮化物、鎢和矽氮化物所製造。障礙金屬層 150 防止多晶矽層 140 作用於鎢層 160 上。金屬層 160 可以由除了鎢之外之高熔點金屬所製造而障礙金屬層 150 可能由鈦氮化物所製造。

經由光蝕刻製程蝕刻堆疊層 180、160、150、140 和 120 以形成閘圖案 200。之後執行熱氧化製程以消除從用以形成閘圖案 200 之蝕刻製程所造成之傷害且保護閘氧化物之可靠性。矽遭受選擇性氧化製程而氧化物層形成在半導體基材之暴露表面上, 同時金屬層 160 氧化程度最小。

因為選擇性氧化製程係為不完全, 矽氧化物層 120a 形

五、發明說明 (b)

成在多晶矽層 140 之邊牆上且薄金屬氧化層 120b 形成在金屬層 160 之邊牆上 (參考圖 3B)。

在此方面，防止細絲產生之退火製程係在隨後之退火步驟中完成以防止金屬氧化物層 120b 產生細絲。防止細絲之必要條件係為金屬氧化物層之細絲成核及表面遷移率被抑制。或者，金屬氧化物層 120b 可以被還原而被移除。

爲了達成此目的，藉由使用在從包括氫氣、氨氣和上述二者之混合氣體之群組中選擇一包含氫之氣體來執行防止細絲產生之退火製程。該氣體穿透金屬氧化物層 120b，藉此消除一可提供成核空間之層缺陷。並且，該氣體停留在金屬氧化物層 120b 中，藉此作為抑制層表面移動之機械障礙。結果，在隨後之退火製程中，細絲之產生被抑制。

更最佳地，加入一惰性氣體如氮或是氬氣使得包含氫之氣體穿透該層。在 1000 至 1200°C 之溫度範圍執行退火製程。

本發明之效果參考圖 4 和圖 5 描述。在該實驗中，金屬閘電極藉由堆疊多晶矽-鎢和氮-鎢所製造。

現在參考圖 4A，根據先前技藝之方法，在形成閘圖案之後，在 1000°C 之溫度執行一選擇性氧化製程，之後在氧環境下執行退火製程。結果，細絲在鎢層和氧化物層產生而形成在相鄰閘圖案間之電子橋接，如圖 5A 所顯示。

現在參考圖 4B，根據本發明，在形成閘圖案之後，在 1000°C 之溫度執行一選擇性氧化，之後在氨環境中執行可防止細絲的退火製程 60 分鐘。之後，在氮環境中執行另一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (7)

退火製程 60 分鐘。結果，細絲並沒有在鎢層產生，如圖 5B 所顯示。

如同目前為止所解釋的，在選擇性氧化製程之後，在包含氫之氣體環境下執行退火製程。因此，氫原子穿透金屬氧化物層以抑制金屬氧化物層之細絲成核或表面遷移率。此使得在金屬間製程中防止金屬氧化物層形成細絲變得可能。

雖然本發明已經參照較佳之具體實施例和其實驗而特別地顯示和描述，熟悉此技藝之人士了解，可以達成許多形式和細節之改變而不需背離本發明之精神和範圍。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

他

六、申請專利範圍

1.一種形成金屬閘之方法，該金屬閘由矽層-導電障礙層-金屬層形成在一半導體基材上，其包括下面步驟：

在該矽經過一選擇性氧化製程之後，直接使用一包含氫氣之氣體來執行退火製程，其中該退火製程抑制由該選擇性氧化製程所形成之金屬氧化物層的表面遷移率及細絲成核以抑制在隨後之退火製程中產生細絲。

2.如申請專利範圍第 1 項之方法，其中包含氫之氣體係為氫氣或是氨氣或上述二者之混合氣體，且使用該氣體其中之一來執行該退火製程。

3.如申請專利範圍第 1 或 2 項之方法，其中在該退火製程期間，該金屬氧化物層藉由一還原反應而被移除。

4.如申請專利範圍第 1 或 2 項之方法，其中該退火製程尚包括氮氣或氫氣。

5.一種形成金屬閘之方法，其包括下面步驟：

依序地堆疊一矽層、一鎢氮化物層及一鎢層在一半導體基材上；

將該堆疊層圖案化以形成一金屬閘圖案；

執行一選擇性氧化製程至該矽；及

使用一包含氫之氣體來執行一退火製程，其中該退火製程抑制由該選擇性氧化製程所形成之金屬氧化物層的表面遷移率及細絲成核，以抑制在隨後之退火製程中產生細絲。

6.如申請專利範圍第 5 項之方法，其中該包含氫之氣體係為一氫氣或是一氨氣或上述二者之混合氣體，且使用

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

該氣體其中之一執行退火製程。

7.如申請專利範圍第 5 或 6 項之方法，其中該退火製程尚包括一氮氣或一氫氣。

8.如申請專利範圍第 5 項之方法，其中在該退火製期間，一鎢氧化物層係藉由一還原反應而被移除。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

9048389

圖 1A

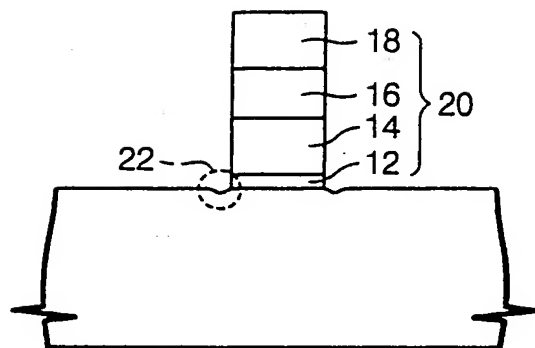


圖 1B

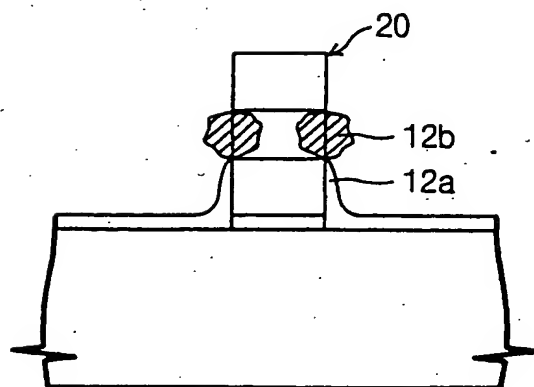


圖 2A

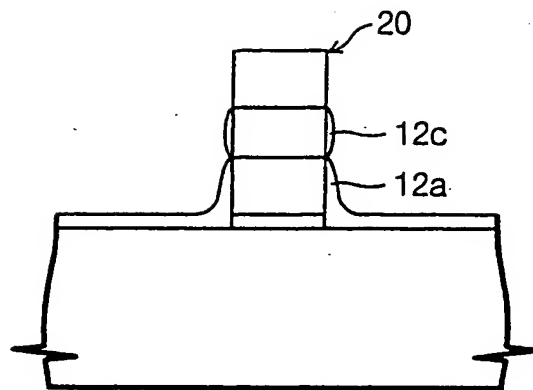


圖 2B

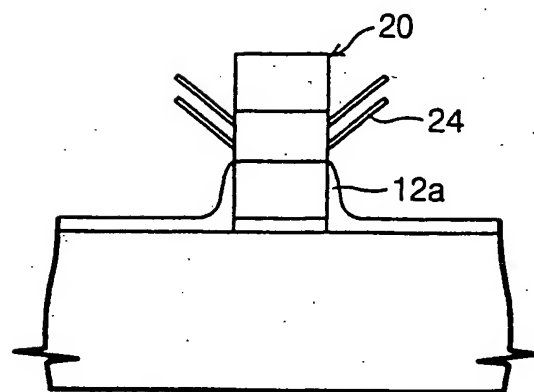


圖 3A

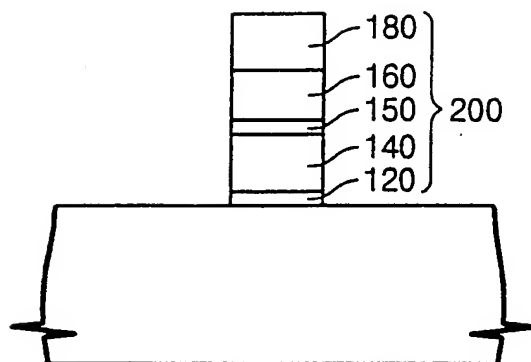


圖 3B

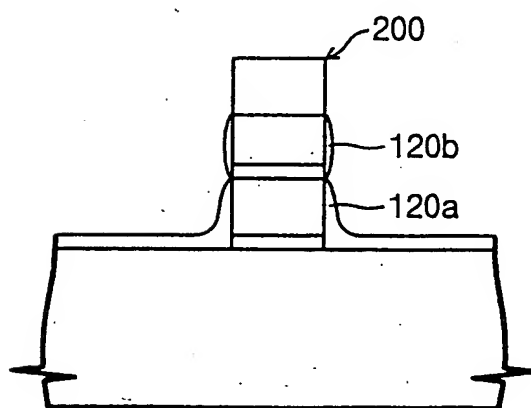


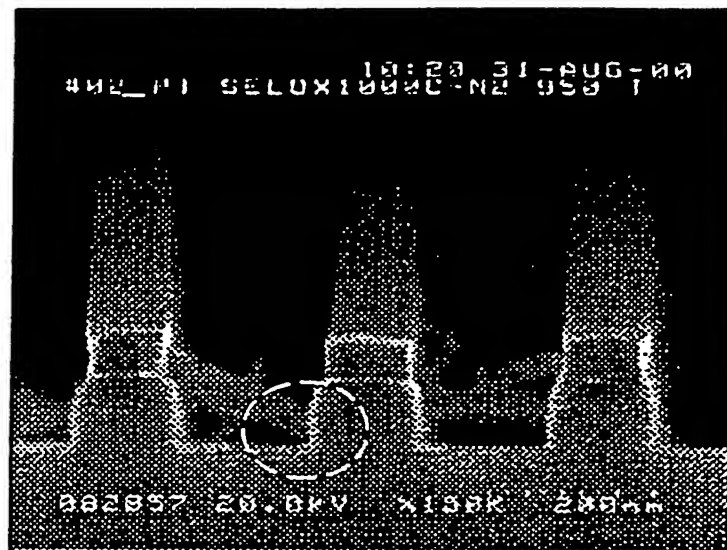
圖 4A



圖 4B

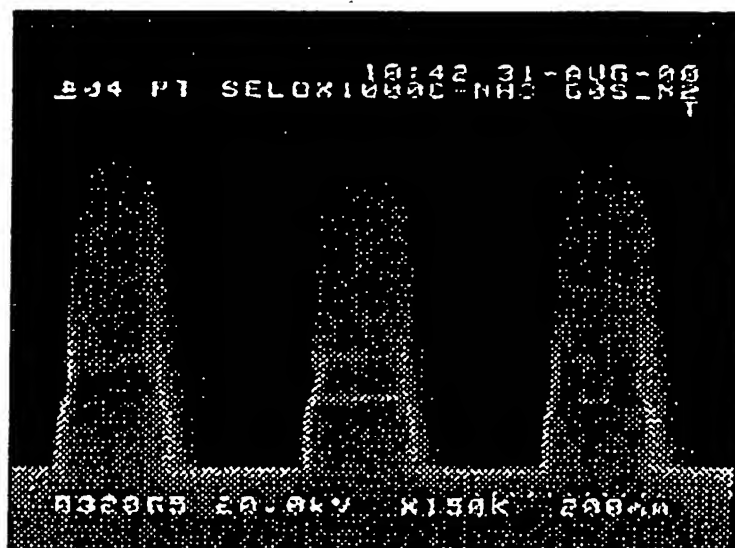


圖 5A



24

圖 5B



BEST AVAILABLE COPY